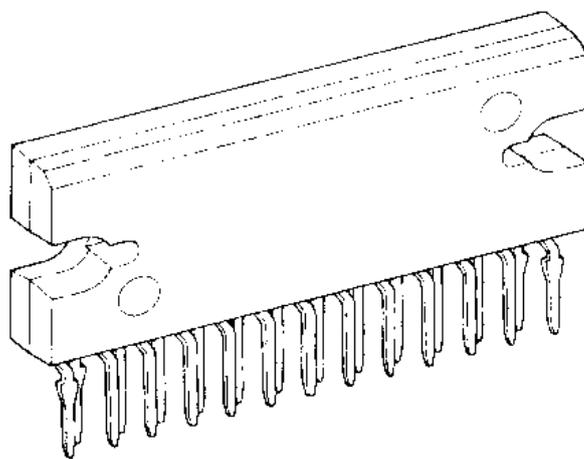

**THB6064H大功率、高细分两相混合式
步进电机芯片式驱动器**

www.icsmar.com

一. 特性:

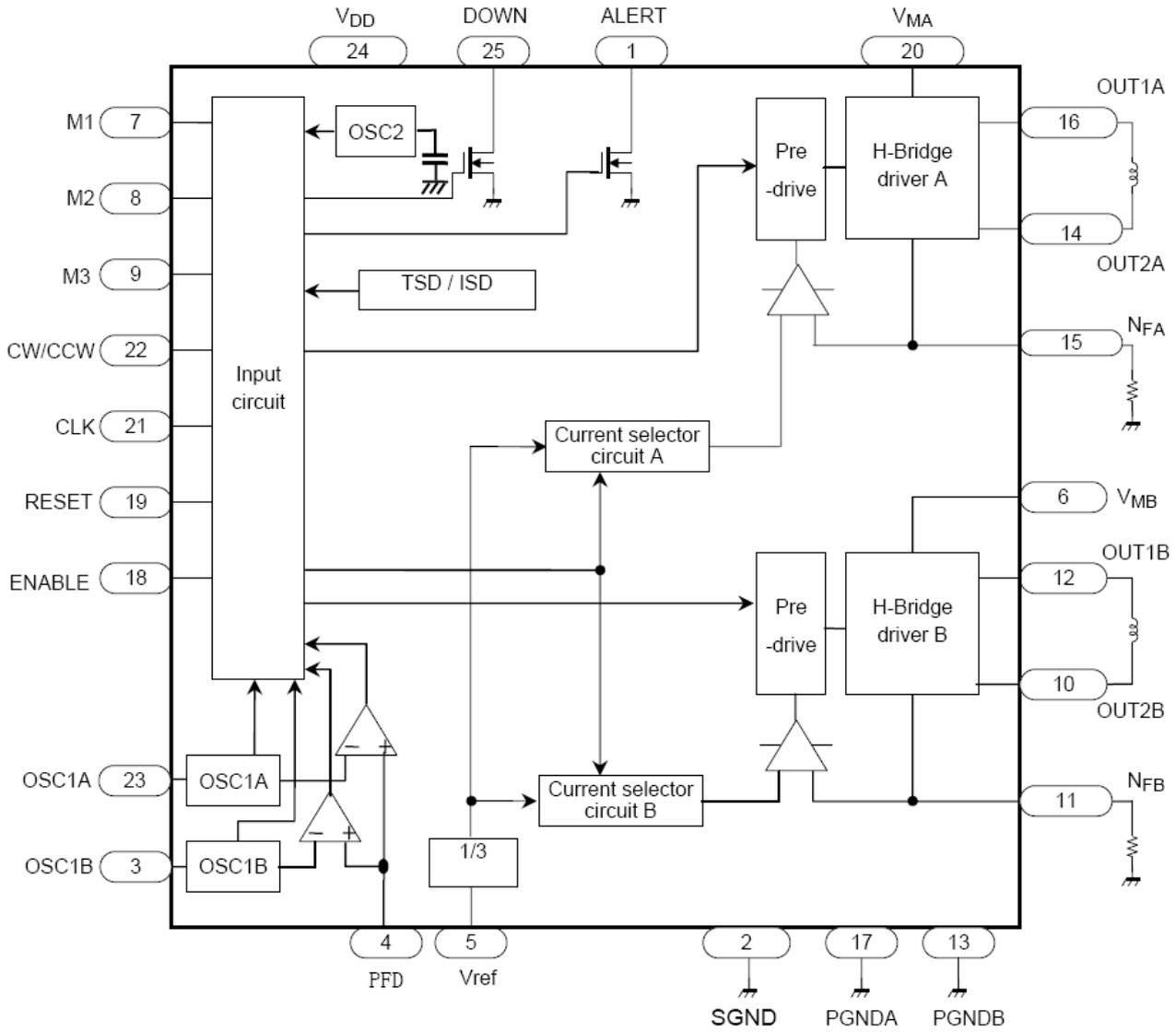
- 双全桥 MOSFET 驱动, 低导通电阻导通 $R_{on} = 0.4 \Omega$ (上桥+下桥)
- 高耐压 $50V_{DC}$, 大电流 4.5V (峰值)
- 多细分可选(1/2,1/8,1/10, 1/16, 1/20, 1/32, 1/40, 1/64)
- 自动半流锁定
- 衰减方式连续可调
- 内置温度保护及过流保护



HZIP25-P-1.27

重量: 9.86 g (typ.)

二. 框图



三. 管脚说明:

管脚 编号	输入/ 输出	符号	功 能 描 述
1	输出	ALERT	温度波爱护及过流保护输出端（常态为 1，过流保护时为 0）
2	——	SGND	信号地外部与电源地相连
3	——	OSC1B	B 相斩波频率控制端
4	输入	PFD	衰减方式控制端
5	输入	V _{ref}	电流设定端（0——3V）
6	输入	VMB	电机驱动电源 B 相电源 与 A 相电源相连
7	输入	M1	细分数选择端（详见附表）
8	输入	M2	细分数选择端（详见附表）
9	输入	M3	细分数选择端（详见附表）
10	输出	OUT2B	B 相功率桥输出端 2
11	——	NFB	B 相电流检测端 应连接大功率检测电阻，典型值 0.15 Ω
12	输出	OUT1B	B 相功率桥输出端 1
13	——	PGNDB	B 相驱动电源地与 A 相电源地及信号地相连
14	输出	OUT2A	A 相功率桥输出端 2
15	——	NFA	A 相电流检测端 应连接大功率检测电阻，典型值 0.15 Ω
16	输出	OUT1A	A 相功率桥输出端 1
17	——	PGNDA	A 相驱动电源地与 B 相电源地及信号地相连
18	输入	ENABLE	使能端 ENABLE=0 所有输出为 0，ENABLE=1 正常工作
19	输入	RESET	上电复位端
20	输入	VMA	电机驱动电源 A 相电源 与 B 相电源相连
21	输入	CLK	脉冲输入端
22	输入	CW/CCW	电机正反转控制端
23	——	OSC1A	A 相斩波频率控制端
24	输入	V _{DD}	5V 电源 芯片工作电源要求稳定
25	输出	Down	半流锁定控制端

四. 电气参数:

最高额定值 Absolute Maximum Ratings (Ta =25℃)

参数	符号	额定值	单位
最高电源电压	V_{DD}	6	V
	$V_{MA/B}$	50	
最大输出电流	I_o (PEAK)	4.5(Notel)	A/phase
最高芯片工作电压	V_{IN}	5.5	V
工作温度范围	V_{opr}	-30 to 85	°C
储存稳定范围	V_{stg}	-55 to 150	°C

正常运行参数范围 Operating Range ($T_a = -30$ to 85°C)

参数	符号	测试条件	最小	典型	最大	单位
芯片工作电压	V_{DD}	—	4.5	5.0	5.5	V
电源电压	$V_{MA/B}$	$V_{MA/B} \geq V_{DD}$	4.5	—	42	V
输出电流	I_{OUT}	—	—	—	4	A
输入端口电压	V_{IN}	—	0	—	5.5	V
电流设定端	V_{ref}	—	0.5	—	$V_{DD}-1.2$	
输入脉冲	F_{CLK}	—	—	—	100	kHz

电器特性 Electrical Characteristics ($T_a = 25^\circ\text{C}$, $V_{DD} = 5\text{V}$, $V_M = 24\text{V}$)

参数	符号	测试条件	最小	典型	最大	单位
----	----	------	----	----	----	----

参数		符号	测试条件	最小	典型	最大	单位
Input voltage	High	$V_{IN(H)}$	M1, M2, M3, CW/CCW, CLK, RESET, ENABLE	2.0	—	V_{DD}	V
	Low	$V_{IN(L)}$		-0.2	—	0.8	
Input hysteresis voltage		V_H		—	400	—	mV
Input current		$I_{IN(H)}$	M1, M2, M3, CW/CCW, CLK, RESET, ENABLE $V_{IN} = 5.0\text{ V}$	—	55	(80)	μA
		$I_{IN(L)}$	$V_{IN} = 0\text{ V}$	—	—	1	
VDD supply current		I_{DD1}	Output open, RESET: H, ENABLE: H M1:L, M2:L, M3:L (1/2-step mode)	—	3	(7)	mA
		I_{DD2}	RESET: L, ENABLE: H	—	2	(7)	
		I_{DD3}	RESET: L, ENABLE: L	—	2	(7)	
V_M supply current		I_{M1}	RESET: H/L, ENABLE: L	—	0.5		mA
		I_{M2}	RESET: H/L, ENABLE: H	—	1		
Vref input circuit	Input current	$I_{IN(ref)}$	$V_{ref}=3.0\text{V}$	—	—		μA
	Divider ratio	V_{ref}/V_{NF}	Maximum current : 100%		3		—
Mixed-decay comparator	Input current	$I_{IN(FDT)}$		—	—		μA
	Input voltage range	V_{FDT}	Fast decay mode	3.5	—	V_{DD}	V
			Mixed decay mode (Peak voltage)	(2.9)	3.1	(3.3)	
			Slow decay mode(Bottom voltage)	(0.9)	1.1	(1.3)	
			Fast decay mode	—	—	0.8	
Minimum CLK pulse width		$t_W(\text{CLK})$		—	10	—	μs
Output residual voltage		$V_{OL\ DOWN}$	$I_{OL} = 1\text{ mA}$	—	—	0.5	V
		$V_{OL\ ALERT}$					
TSD operation temperature(Note)		TSD	(Design target value)	—	170	—	$^{\circ}\text{C}$
TSD hysteresis (Note)		TSDhys	(Design target value)	—	40	—	$^{\circ}\text{C}$
Off time (Note)		T_{OFF1A} , T_{OFF1B}	$C_{OSC1A}, C_{OSC1B}=1000\text{Pf}$ (Design target value)	16	23	35	$\mu\text{ sec}$
Oscillation circuit for CLK monitor	Detection CLK frequency	fdetect	using built-in capacitor	(0.75)	1.5	(3.0)	Hz

输出参数 Output Block

参数		符号	测试条件	最小	典型	Max	Unit
Output ON resistor		$R_{onH} + R_{onL}$	$I_{OUT} = 4\text{ A}$	—	0.4	(0.6)	Ω
Output transistor switching characteristics		t_r	$R_L = 2\ \Omega, V_{NF} = 0\text{ V}, C_L = 15\text{ pF}$	—	0.1	—	μs
		t_f		—	0.1	—	
Output leakage current	Upper side	I_{LH}	$V_M = 50\text{ V}$	—	—	1	μA

五. 使用说明:

1. M1、M2、M3 可选择八种不同细分状态

输入			模式 (细分数)
M1	M2	M3	
0	0	0	1/2
0	0	1	1/8
0	1	0	1/10
0	1	1	1/16
1	0	0	1/20
1	0	1	1/32
1	1	0	1/40
1	1	1	1/64

2. PFD: 为衰减方式控制端，调节此端电压可以选择不同的衰减方式，从而获得更好的驱动效果：

V_{PFD}	衰减方式
$3.5 < V_{PFD} < V_{DD}$	慢衰减
$1.1V < V_{PFD} < 3.1V$	混合式衰减
$0V < V_{PFD} < 0.8V$	快衰减

3. V_{ref} : 电流设定端，调节此端电压即可设定驱动电流值

$$I_o (100\%) = V_{ref} * (1/3) * (1/R_s)$$

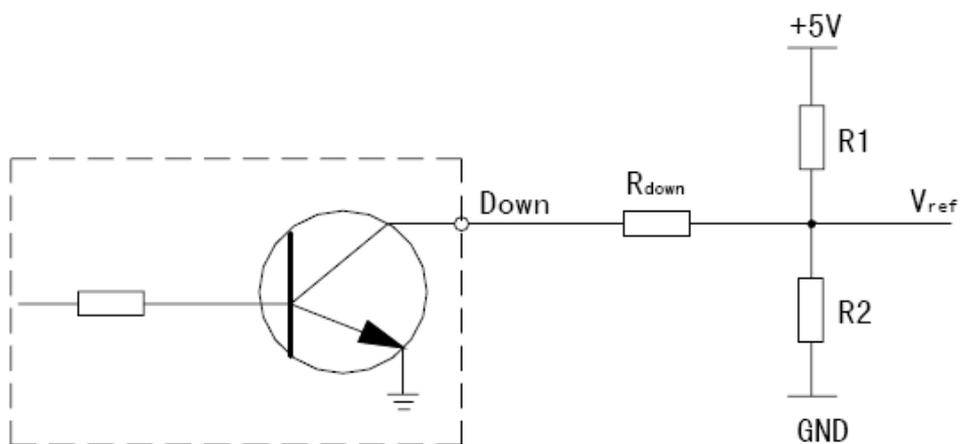
【 R_s 为检测电阻】

4. Down: 半流锁定控制，电机锁定时降低功耗的功能。（参见原理图）

当 CLK 小于 1.5Hz 时，Down 输出为 0；

当 CLK 大于 1.5Hz 时，Down 输出为 1；

Down 常态为 1 此时 V_{ref} 电压由 R_1 和 R_2 分压决定形成设定电流，当启动半流锁定功能时，Down=0， R_{down} 参与 R_1 、 R_2 分压，从而降低了 V_{ref} ，也就减小了设定电流， R_{down} 的阻值决定电流下降的幅度。从而降低了 V_{ref} ，也就减少了设定电流 R_1 的阻值决定电流下降的幅度。
即：改变锁定电阻 R_{down} 的阻值，可获得不同的锁定电流值。



D_{owN} 输出端原理图

5. **ALERT** : 过流及过温保护输出端

正常状态下, ALERT=1;

当有过流或过温现象时, 此端输出为 0

6. **CLK**: 脉冲输入端 (参见表一)

-0.2V—VDD 方波, 脉冲频率最高 100KHz, 脉冲宽度最小 4 μ S

7. **CW/CCW**: 电机正反转控制端 (参见表一)

CW/CCW 为 0 时, 电机正转

CW/CCW 为 1 时, 电机反转

8. **RESTER**: 上电复位端 (参见表一)

为 1 时, 芯片工作

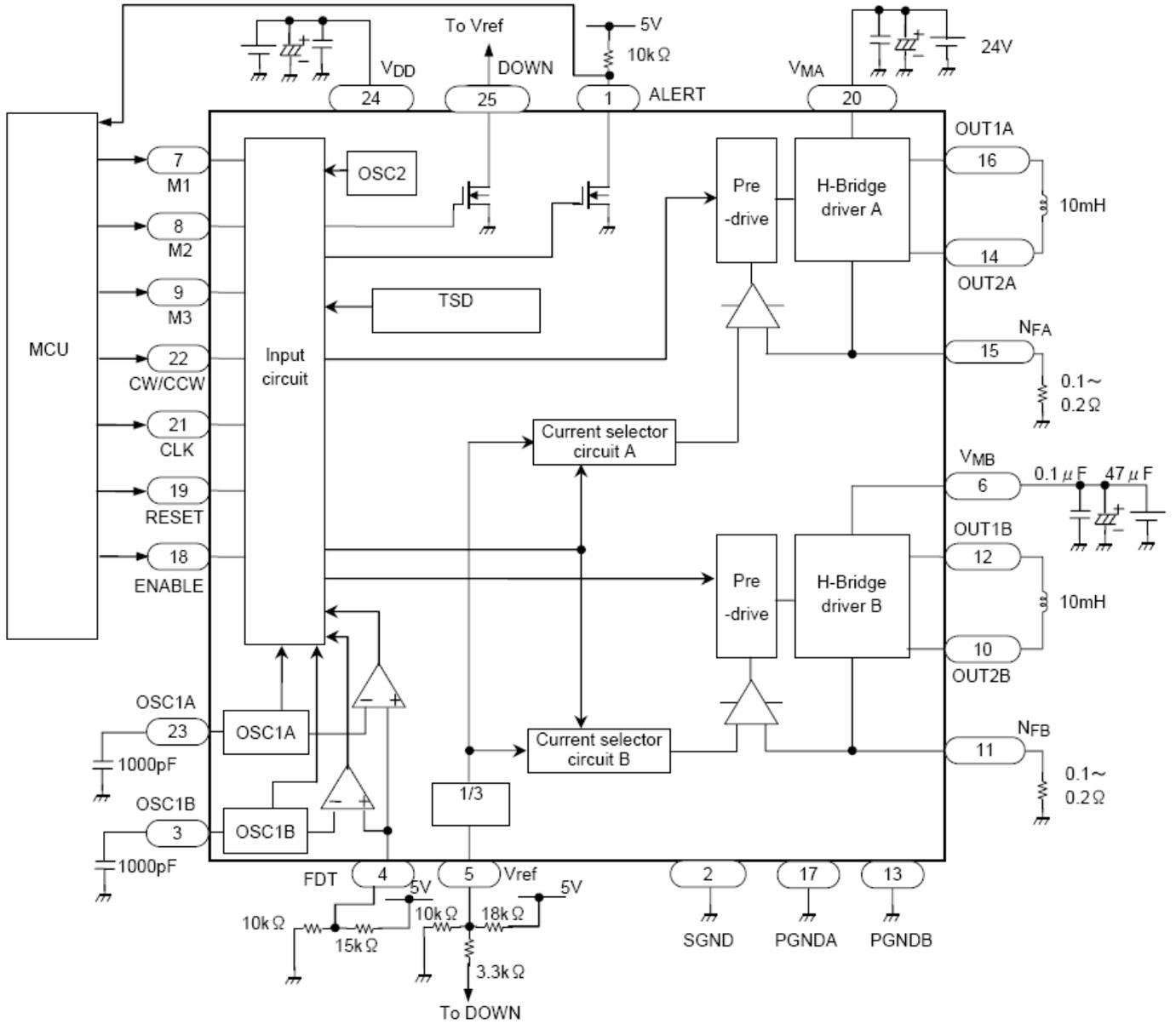
9. **ENABLE**: 使能端 (参见表一)

为 0 时, 芯片输出为 0

输入端				输出模式
CLK	CW/CCW	RESET	ENABLE	
↑	L	H	H	正转
↑	H	H	H	反转
X	X	L	H	初始模式
X	X	X	L	Z

表一

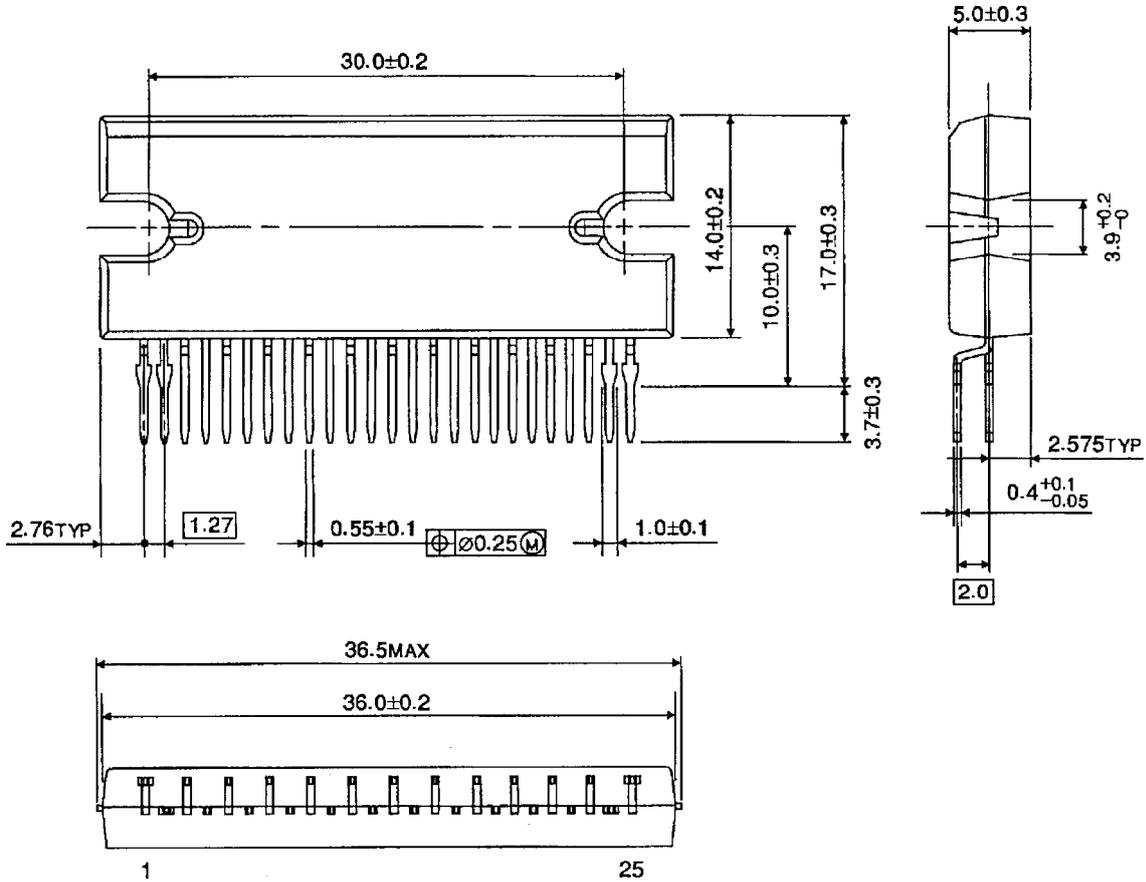
六. 参考电路图



封装尺寸 Package Dimensions

HZIP25-P-1.27

Unit : mm



Weight: 9.86 g (typ.)